

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-226455

(43) 公開日 平成7年(1995)8月22日

(51) Int. C1.^e
H 01 L 23/12
23/04

識別記号
H 01 L 23/12
B

F I

H 01 L 23/12

技術表示箇所

F

審査請求 未請求 請求項の数 7 O L (全 8 頁)

(21) 出願番号 特願平6-50757
(22) 出願日 平成6年(1994)3月22日
(31) 優先権主張番号 特願平5-318633
(32) 優先日 平5(1993)12月17日
(33) 優先権主張国 日本 (JP)

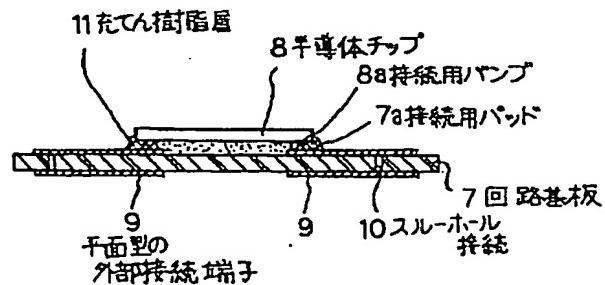
(71) 出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地
(72) 発明者 岩崎 博
神奈川県横浜市磯子区新磯子町33 株式会
社東芝生産技術研究所内
(72) 発明者 青木 秀夫
神奈川県横浜市磯子区新磯子町33 株式会
社東芝生産技術研究所内
(74) 代理人 弁理士 須山 佐一

(54) 【発明の名称】半導体パッケージおよびその製造方法

(57) 【要約】 (修正有)

【目的】 薄形・コンパクトで、低コスト、かつ高い信頼性を保証し得る半導体パッケージ、および前記半導体パッケージを低コスト・歩留まり良好に製造し得る製造方法の提供。

【構成】 接続部を含む配線回路を備えた基板7と、前記基板7の一主面にフェースダウン型に実装された半導体チップ8と、前記半導体チップ8下面および基板7上面間に充填する樹脂層11と、半導体チップ8に電気的に接続し、かつ基板7の他主面側に導出・露出させた平面型の外部接続用端子9とを具備して成り、製造方法は、接続部を含む配線回路を備えた基板7の一主面に、基板7の接続部7aに、半導体チップ8の電極源端子部8aを対応させて位置合わせ・配置する工程と、対応・位置合わせした基板7面の接続部7aおよび半導体チップ8の電極端子部8aの被接続部同士を固定接続して組み立てる工程と、前記組み立てた基板7面および半導体チップ8下面が成す隙間に封止樹脂11を充填する工程と、前記充填した樹脂11を硬化させる工程とを具備して成る。



1

【特許請求の範囲】

【請求項1】 接続部を含む配線回路を備えた基板と、前記基板の一主面にフェースダウン型に実装された半導体チップと、前記半導体チップの下面および基板の上面間を充填する樹脂層と、前記半導体チップに電気的に接続し、かつ基板の他主面側に導出・露出させた平面型の外部接続用端子とを具備して成ることを特徴とする半導体パッケージ。

【請求項2】 接続部を含む配線回路を備えた基板と、前記基板の一主面にフェースダウン型に実装された半導体チップと、前記半導体チップの下面および基板の上面間を充填する樹脂層と、前記半導体チップに電気的に接続し、かつ基板の他主面側に導出・露出させた平面型の外部接続用端子とを具備して成り、前記基板の接続部および対応する半導体チップの電極端子部が固相拡散接続していることを特徴とする半導体パッケージ。

【請求項3】 一主面に接続部を含む配線回路を備え、他主面に平面型の外部接続用端子を導出・露出させた基板の前記一主面に、半導体チップの電極端子部を前記接続部に対応させ、半導体チップを位置合わせ・配置する工程と、前記対応・位置合わせした基板面および半導体チップの被接続部同士を固定接続して組み立てる工程と、前記組み立てたモジュール本体の基板の上面および半導体チップの下面が成す間隙に封止樹脂を充填する工程と、前記充填した樹脂を硬化させる工程とを具備して成ることを特徴とする半導体パッケージの製造方法。

【請求項4】 一主面に接続部を含む配線回路を備え、他主面に平面型の外部接続用端子を導出・露出させた基板の前記一主面に、半導体チップの電極端子部を前記接続部に対応させ、半導体チップを位置合わせ・配置する工程と、前記対応・位置合わせした基板面および半導体チップの被接続部同士を固相拡散接続して組み立てる工程と、前記組み立てたモジュール本体の基板の上面および半導体チップの下面が成す間隙に封止樹脂を充填する工程と、前記充填した樹脂を硬化させる工程とを具備して成ることを特徴とする半導体パッケージの製造方法。

【請求項5】 一主面に接続部を含む配線回路を備え、他主面に平面型の外部接続用端子を導出・露出させた基板の前記一主面の接続部および搭載・実装する半導体チップの電極端子部に設けたバンプの少なくともいずれか一方を所定の温度に加熱する工程と、

前記基板の一主面の接続部に、半導体チップの電極端子部に設けたバンプを対応させ、半導体チップを位置合わせ・配置する工程と、

前記対応・位置合わせして配置した基板および半導体チ

ップに荷重を加え被接続部同士を固相拡散接合させる工程と、

前記被接続部同士を拡散・接合させた基板の上面および半導体チップの下面が成す間隙に封止樹脂を充填する工程と、

前記充填した樹脂を硬化させる工程とを具備して成ることを特徴とする半導体パッケージの製造方法。

【請求項6】 一主面に金からなる接続部を含む配線回路を備え、他主面に平面型の外部接続用端子を導出・露出させた基板の前記一主面の金からなる接続部および半導体チップの電極端子部に設けた金のバンプの少なくともいずれか一方を所定の温度に加熱する工程と、

前記基板の一主面の金からなる接続部に、半導体チップの電極端子部に設けた金のバンプを対応させ、半導体チップを位置合わせ・配置する工程と、前記対応・位置合わせして配置した基板および半導体チップに荷重を加え金と金の被接続部同士を固相拡散接合させる工程と、

前記被接続部同士を拡散・接合させた基板の上面および半導体チップの下面が成す間隙に封止樹脂を充填する工程と、前記充填した樹脂を硬化させる工程とを具備して成ることを特徴とする半導体パッケージの製造方法。

【請求項7】 一主面に金からなる接続部を含む配線回路を備え、他主面に平面型の外部接続用端子を導出・露出させた基板の前記一主面の金からなる接続部に、半導体チップの電極端子部に設けた金のバンプを対応させ、半導体チップを位置合わせ・配置する工程と、前記対応・位置合わせして配置した基板および半導体チ

ップに荷重を加え被接続部同士を密着させる工程と、前記被接続部同士を密着させた基板の上面および半導体チップの下面が成す間隙に封止樹脂を充填する工程と、前記樹脂を充填した状態で荷重を加えて被接続部の位置ずれを防ぎながら、前記充填樹脂を硬化させる工程とを具備して成ることを特徴とする半導体パッケージの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体パッケージおよびその製造方法に係り、たとえばカード型の外部記憶媒体などに適する薄形ないしコンパクトな半導体パッケージおよびその製造方法に関する。

【0002】

【従来の技術】 各種データなどの記録・保存が可能な記憶装置として、たとえば各種のメモリカードが知られている。そして、この種のカード類の構成においては、カードの大きさや厚さなどに制約があるため、たとえばメモリ機能などに寄与する半導体チップ（IC素子など）の薄形実装が要求され、またパッケージ化する場合も可及的な薄形、コンパクト化が望まれる。

50

【0003】このような薄形実装の要求、たとえば厚み方向に対して1mm以下のスペースに実装する必要性に対しては、TAB (Tape Automated Bonding) 法、フリップチップ実装、COB (Chip on Board) 法が知られている。また、薄形パッケージの一例としては、たとえば図7に要部構成を断面的に示すごとく、所要の半導体チップ1などを一正面に搭載・実装する回路基板2と、スルホール3を介して前記回路基板2の他正面側に導出された外部接続用端子4と、前記半導体チップ1などの実装領域面を封止・被覆するモールド樹脂層5とを具備した構成を採ったモジュールが知られている。なお、図7において、6はポンディングワイヤである。

【0004】

【発明が解決しようとする課題】しかしながら、前記TAB法の場合は、キャリアーテープの製造コストが比較的高いことに加え、実装プロセスにおいてパッケージサイズに合わせて専用の金型や、ポンディングツールを必要とするため、アッセンブリコストが相対的に高くなり、実用的な手段としては経済的に問題がある。

【0005】一方、フリップチップ実装およびCOB法の場合は、KGN (Known Good Die) をいかに確保するかが問題である。チップ状態でのバーンインの開発が必要であるが難しく、通常は使用する半導体チップ1について予めバーンインを行い得ないので、信頼性上の問題がある。つまり、この種の半導体チップ (ICチップ) 1は、半導体チップ自体として近い将来発現するであろう欠陥を検知するところの、いわゆるバーンインを行うことができないため、実装・モジュール化後の実用初期段階でトラブルを起こす可能性を秘めていることになり、信頼性の点で問題があるといえる。この信頼性の問題に対しては、実装した半導体チップ1などの着脱・交換手段、すなわちリペアもしくはリワークによって対応することも可能であるが、結果的にアッセンブリコストのさらなる増大を招来することになるとともに、技術的に困難なことが多い。特に、電極端子数が増大した半導体チップ1をCOB法で実装する場合は、アッセンブリに多くの時間を要するので、コストアップを増長することになる。

【0006】さらに、コンパクト化の点についてみると、TAB法およびCOB法の場合は、フリップチップ実装の場合に較べて、広い実装面積を要するのでコンパクト化が阻害される。また、前記片面側モールドによるパッケージ化モジュールの場合は、一般的な(通常の)トランスマーケット工程において、ポンディングワイヤ6の流れ発生や接続部の離脱発生なども起こり易く、信頼性および歩留まりの点で問題がある。加えて、ポンディングワイヤ6の高さも、現状では0.1mm以下に制御することが困難で、薄型パッケージを形成する上で障害になっている。また、ポンディングワイヤ6を外部接続用端子と結線する際、半導体チップ1外に余分なス

ペースも必要とし、コンパクト化を阻害している。

【0007】本発明は上記事情に対処してなされたもので、薄形・コンパクトで、低コストかつ高信頼性を保証し得る半導体パッケージ、および前記半導体パッケージを低コスト・高歩留まりに製造し得る製造方法の提供を目的とする。

【0008】

【課題を解決するための手段】本発明に係る半導体パッケージは、接続部を含む配線回路を備えた基板と、前記

- 10 基板の一正面にフェースダウン型に実装された半導体チップと、前記半導体チップ下面および基板上面間を充填する樹脂層と、前記半導体チップに接続部を介して電気的に接続し、かつ基板の他正面側に導出・露出させた平面型の外部接続用端子とを具備して成り、さらに要すれば半導体チップの電極端子部および基板の接続部を固相拡散接合させたことを特徴とし、また本発明に係る第1の半導体パッケージの製造方法は、一正面に接続部(接続パッド)を含む配線回路を備え、他正面に平面型の外部接続用端子を導出・露出させた基板の前記一正面に、半導体チップの電極端子部を前記接続部に対応させ、半導体チップを位置合わせ・配置する工程と、前記対応・位置合わせした基板面および半導体チップの被接続部同士を固定接続してモジュール本体を組み立てる工程と、前記組み立てたモジュール本体の基板の上面および半導体チップの下面が成す間隙に封止樹脂を充填する工程と、前記充填した樹脂を硬化させる工程とを具備して成ることを特徴とする。

- 20 【0009】本発明に係る第2の半導体パッケージの製造方法は、一正面に接続部(接続パッド)を含む配線回路を備え、他正面に平面型の外部接続用端子を導出・露出させた基板の前記一正面に、半導体チップの電極端子部を前記接続部に対応させ、半導体チップを位置合わせ・配置する工程と、前記対応・位置合わせして配置した基板および半導体チップの被接続部同士を固相拡散・接合させて本体を組み立てる工程と、前記被接続部同士を固相拡散・接合させた基板の上面および半導体チップの下面が成す間隙に封止樹脂を充填する工程と、前記充填樹脂を硬化させる工程とを具備して成ることを特徴とする。さらに、本発明に係る第3の半導体パッケージの製造方法は、一正面に金から成る接続部(接続パッド)を含む配線回路を備え、他正面に平面型の外部接続用端子を導出・露出させた基板の前記一正面に、半導体チップの電極端子部に設けた金のバンプを前記接続部に対応させ、半導体チップを位置合わせ・配置する工程と、前記対応・位置合わせして配置した基板および半導体チップに荷重を加え被接続部同士を密着させる工程と、前記被接続部同士を密着させた基板の上面および半導体チップの下面が成す間隙に封止樹脂を充填する工程と、前記樹脂を充填した状態で荷重を加えて被接続部の位置ずれを防ぎながら、前記充填樹脂を硬化させる工程とを具備し

て成ることを特徴とする。

【0010】本発明は、樹脂系基板もしくはセラミック系基板の一主面(片面)に、はんどうたいチップ(ICチップなど)を実装した構成で、かつ前記実装部品上面側のモールド封止樹脂層を省略して、薄形・コンパクト化および低コスト化を図り実現したもので、さらに基板の他主面側(非実装面側)に外部接続用端子を導出した構成とし、半導体パッケージを簡略に形成し得るようにしたことを骨子とする。つまり、上面側のモールド封止樹脂層を省略し、その分、半導体パッケージの薄型化を図ったものである。さらに換言すると、シリコン(Si)半導体チップの表面が、緻密で堅牢を保つことを利用して、上面側のモールド封止樹脂層を無くし得ることに着目してなされたものである。

【0011】なお、前記半導体パッケージの製造工程において、基板面および半導体チップの対応・位置合わせした接続端子(被接続部)同士を固定接続して組み立てる際、基板面の接続端子(接続部)上に、たとえば導電性ペーストで形成しておき、対応する半導体チップの接続端子を圧入・接続する構成など比較的簡単な手段を探ってもよい。また、前記の被接続部同士の固定接続は、基板面の接続部および半導体チップの電極端子部との間で、いわゆる固相拡散を起こさせて接合する方式を探ることも可能である。つまり、基板の接続部および対応する半導体チップの電極端子部を、所要の固相拡散可能な温度に加熱し、被接続部を形成する金属同士、たとえば金製の接続パッド(接続部)および金製のバンプ(電極端子部)とを固相拡散させて、電気的、機械的な接合する手段を探り得る。そして、この固相拡散・接合の方式は、基板および半導体チップの位置合わせ・配置に先立って、基板の接続パッド(接続部)、半導体チップのバンプ(電極端子部)、もしくは両者を予め所要の固相拡散可能な温度に加熱する方式が採られる。

【0012】

【作用】本発明に係る半導体パッケージは、搭載・実装した半導体チップ自体によって、緻密な封装などが成されており、この緻密な封装に伴い保護・安定化などが図られるばかりでなく、薄形化およびコンパクト化も容易に達成される。つまり、特性的に安定し、信頼性が高いので、たとえばカード類の実装に適する薄形でコンパクトな半導体パッケージとしての機能を呈する。

【0013】また、本発明に係る半導体パッケージの製造方法によれば、組み立てた基板面と半導体チップ下面との間(隙間)に、充填(封止)用樹脂が適度の流动性などを呈する条件、あるいは液状の樹脂(たとえばエポキシ樹脂)を用い、これをたとえば毛細管現象によって流し込み硬化させることによって、先行して組み立てられた半導体チップの破損、たとえば端子接続部の剥離などを起こすことなく、歩留まりよく信頼性の高い半導体パッケージを得ることが可能となる。特に、基板に対す

る半導体チップの実装に、被接続部同士の固相拡散を適用した場合は、電気的な接続の信頼性をより向上させることができとなる。

【0014】

【実施例】以下図1(a), (b)、図2、図3、図4(a), (b)、図5、および図6(a), (b)を参照して本発明の実施例を説明する。

【0015】実施例1

図1(a)は、本発明に係る半導体パッケージの要部構成例の上面側を斜視的に、また図1(b)は本発明に係る半導体パッケージの要部構成例の下面側を斜視的にそれぞれ示したものである。ここで、7は一主面に半導体チップを搭載・実装する領域(接続部を含む配線回路など)を備えた回路基板、8は前記回路基板7の一主面に搭載・実装された所要の半導体チップ(ICチップなど)、9は前記回路基板7のスルホール(図示省略)を介して、回路基板7の他主面側に導出された平面型の外部接続用端子である。そして、前記回路基板7面と搭載・実装された半導体チップ8下面との間隙部には、樹脂層が充填・形成されて接合一体化など補強されている。

【0016】次に、上記構成の半導体パッケージの製造例を説明する。

【0017】図2はモジュール組み立ての態様を模式的に示す断面図であり、先ず、片面に(一主面に)フリップチップ実装用の接続部(接続パッド)を含む配線回路を有し、かつ前記接続部を含む配線回路からスルホール10を介して裏面(他主面)に平面型の外部接続用端子9を導出した構成の樹脂系の回路基板7を用意する。この樹脂系回路基板7は、たとえば長さ17mm、幅7mm、厚さ0.2mmで、長さ15mm、幅5mm、厚さ0.25~0.30mmの半導体チップ(ICチップ)8を搭載・実装するものである。

【0018】次いで、前記樹脂系の回路基板7を、たとえば真空吸着機構付きのスクリーン印刷機のステージ上に固定し、前記半導体チップ8の電極パッドに対応する基板7上の接続用端子上の接続パッド7aを形成する。すなわち、搭載・実装する半導体チップ8の電極パッド(たとえば、100×100μm)に対応する開口(たとえば、150×150μm)を有するメタルマスクを用いて、樹脂系回路基板7の一主面に銀ペースト(たとえば銀の粒径1μm、粘度1000cps)をスクリーン印刷し、接続端子部面上に直径150μm、高さ約80μmの接続用パッド7aを形成する。一方、半導体チップ8の電極パッド面上に電気メッキにより接続用の金バンプ、あるいはボールボンディング法により金のボールバンプ(たとえば、高さ30μm、100×100μm)8aを形成した半導体チップ8を用意する。

【0019】前記樹脂系基板7の一主面で、前記半導体チップ8を互いに対応する接続用パッド7aおよび接続用の金バンプ8aを位置合わせ・配置し、前記樹脂系基板7

および半導体チップ8の対応・位置合わせした被接続部7a, 8a同士を加圧することにより、接続パッド7aに接続パンプ8aの少なくとも先端部を埋め込む形に圧入して固定接続し、モジュールを組み立てる。この状態で、前記接続パッド7aを成す銀ペーストを熱硬化させることによって、いわゆるフリップチップボンディングが完了し、樹脂系基板7への固定・保持とともに、電気的な接続が達成される。なお、この工程において、樹脂系基板7にソリを発生する恐れがある場合は、前記接続パッド7aが形成されていない領域面に、適量（たとえば 0.1mm^3 以下）の熱硬化性樹脂（熱硬化型接着剤）を塗着しておくことが望ましい。ただしこの場合には、前記フリップチップボンディングの加圧時に、加熱も行い予め硬化させておく必要がある。

【0020】その後、封止樹脂による処理を行う。すなわち、前記半導体チップ8下面と樹脂系基板7上面との間隙部に、その間隙部の一端側から、いわゆる毛細管現象を利用して封止樹脂を流し込み・充填する。この選択的な樹脂処理においては、前記間隙部に対する十分な樹脂の充填とともに、半導体チップ8の側面部に一部が回り込む形にすることが好ましい。このようにして、所要の樹脂処理を行った後、前記充填させた樹脂を熱などで硬化（固化）させることにより、図3に断面的に示すごとき構成を採った半導体パッケージが得られる。ここで、半導体パッケージの半導体チップ8は、前記充填した樹脂層11によって、樹脂系基板7面に対する固定化など、さらに良好になされるばかりでなく、半導体チップ8の樹脂系基板7面に対する絶縁保護なども図られる。一方、半導体チップ8は、その上面が露出しているが、半導体チップ8の露出面は素材であるシリコンが緻密で堅牢なため、表面保護され、かかる点による信頼性などは問題にならないことも確認された。

【0021】実施例2

実施例1の場合の半導体チップ8において、いわゆる選択的なメッキもしくは蒸着（ソルダーマスクを用いて）により、半田（たとえば63Sn-37Pb）を電極パッド面（ $100 \times 100\mu\text{m}$ ）に高さ $100\mu\text{m}$ の接続パンプ8aを形成したもの用い、また樹脂系基板7としては、前記主面の接続パッド7aを半田ペーストのスクリーン印刷で設けた物を用いて、フリップチップボンダーにより、前記樹脂系基板7の一主面に、半導体チップ8を位置決め・仮固定した後、リフロー炉内を通過させて、前記半田溶融温度（183°C）以上に加熱して固定した。

【0022】次いで、前記実施例1の場合と同様の条件で樹脂を選択的に充填処理して、半導体パッケージを得た。この半導体パッケージは、実施例1の場合と同じく、薄形・コンパクトで特性的な信頼性も高く、かつ歩留まりも良好であった。

【0023】実施例3

図4(a), (b)は本実施例の実施態様を模式的に示した

もので、先ず一主面に、金から成る接続部（接続パッド）7aを含むフリップチップ実装用の配線回路を備え、他主面に平板型の外部接続端子が導出・配置されたアルミニウム基板（もしくは窒化アルミニウム基板や樹脂系基板）7、および電極端子（電極パッド）面に電気めっき法（もしくはボールボンディング法）で金パンプ8b（高さ $30\mu\text{m}$ 、大きさ $100 \times 100\mu\text{m}$ ）を設けた半導体チップ8を用意した。

【0024】次いで、前記基板7および半導体チップ8を、図4(a)に模式的に示すごとく、フリップチップボンダーのステージ12面上に位置決め・配置・接合した。この位置決め・配置・接合は、先ず、基板7のソリを防ぎ平坦に置くため、基板7をステージ12面上に真空吸着させ、さらに、少なくとも基板7の金製の接続パッド7aが、たとえば $350^\circ\text{C} \sim 450^\circ\text{C}$ の範囲の所定の温度になるよう加熱した。その後、真空吸着にてフリップチップボンダーのピックアップヘッド13に固定した半導体チップ8の少なくとも電極パッド8a面に形成した金パンプ8bが、たとえば $350^\circ\text{C} \sim 450^\circ\text{C}$ の範囲の所定の温度になるよう加熱した。その状態にしてから、基板7の金製の接続パッド7aに、半導体チップ8の電極パッド8a面に形成した金パンプ8bを位置合わせして・配置した後、前記接続パッド7aおよび金パンプ8bの被接続部同士を固相拡散接続させるため、半導体チップ8の上から一つのパンプ（高さ $30\mu\text{m}$ 、大きさ $100 \times 100\mu\text{m}$ ）当り、たとえば $10\text{g} \sim 100\text{g}$ の範囲の所定の荷重（加圧）を加えた。

【0025】ここでいう固相拡散接続とは、同種あるいは異種の金属同士の境界面に塑性変形を与えることで、接合部での酸化被膜の破壊と表面の活性化を促し、新生面同士が接触することで両金属が拡散して接合することを意味する。

【0026】その意味で、本実施例では、金製の接続パッド7aおよび金パンプ8bの固相拡散接続であるが、固相拡散接続が可能な金属同士であれば、例示に限定されるものではなく、発明の趣旨を逸脱しない範囲でいろいろの金属同士の接続を探り得る。たとえば、錫製の接続部（接続パッド）と金製の電極端子部（金製パンプ）、アルミニウム製の接続部（接続パッド）と金製の電極端子部（金パンプ）などの組合せがある。

【0027】また、前記実施例では、フリップ・チップ・ボンダーのステージ12面上に載せた基板7の金製の接続パッド7aも、ピックアップヘッド13に取付けた半導体チップ8に形成した金パンプ8bもともに所定温度に加熱したが、固相拡散接続が可能ならば、どちらか片方のみ所定温度に加熱することによっても可能である。さらには、たとえば、超音波振動を利用することで、温度をかけなくても固相拡散接続が可能ならば、加熱する必要性もない。

【0028】次に、前記ステージ12面から取り出して、基板7と半導体チップ8との間に、前記実施例1の場合

と同様の条件で封止樹脂を充填処理した。前記樹脂の充填処理においては、温度を適宜上げると毛細管現象が促進されて、より容易に樹脂の充填処理を行い得る。こうして、所要の樹脂充填処理を行った後、図4(b)に模式的に示すように、前記充填樹脂111を硬化させることにより、前記固相拡散接続部(接続パッド7aおよび金パンプ8b)の固定を強固にした半導体パッケージを製造した。

【0029】実施例4

図5(a), (b), (c)は本実施例の実施態様を模式的に示したもので、先ず一主面に金から成る接続部(接続パッド)7a含むフリップチップ実装用の配線回路を備え、他主面に平板型の外部接続端子が導出・配置された樹脂系基板(もしくはアルミナ系基板や塗化アルミ系基板)7、および電極パッド面に電気めっき法(もしくはボルボンディング法)で電極端子部(金パンプ)8b(高さ30μm、大きさ100×100μm)を設けた半導体チップ8を用意した。この樹脂系基板7および半導体チップ8を図5(a)に模式的に示すごとく、フリップチップポンダーのステージ12面上に位置決め・配置した。この位置決め・配置は、先ず、樹脂系基板7のソリを防ぎ平坦に置くため、樹脂系基板7を真空吸着させてから、樹脂系基板7の金製の接続パッド7aに、半導体チップ8の電極パッド8a面に形成したで金パンプ8bを位置合わせして・配置したした後、接続パッド7aおよび金パンプ8bの被接続部を密着させるため、半導体チップ8の上から荷重(加圧)を加えた。

【0030】次に、前記加圧を維持しながら、前記樹脂系基板7と半導体チップ8との間に、前記実施例1の場合と同様の条件で、封止樹脂を充填処理した。前記樹脂の充填処理においては、温度を適宜上げると毛細管現象が促進されて、より容易に樹脂の充填処理を行い得る。こうして、所要の樹脂充填処理を行った後、図5(b)に模式的に示すように、たとえば半導体チップ8側に所要の荷重を維持しながら加熱処理した。この加熱処理により、前記充填樹脂11を硬化させて、前記被接続部(接続パッド7aおよび金パンプ8b)の位置ずれを回避する一方密着を確保しつつ、樹脂系基板7面に半導体チップ8が固定・保持された半導体パッケージを製造した。図5(c)はこの半導体パッケージの構造を断面的に示したものである。

【0031】この製造方法の場合は、固相拡散・接続(接合)に伴う高温の加熱を必要としないため、基板7および半導体チップ8を接続する際、接合部に熱膨脹に伴う応力歪みが内在しないことになる。このことは、半導体パッケージとして、後に施される高低温の熱サイクルなどの信頼性試験において、有利な信頼性保証が得られる。

【0032】図6は、前記製造手段によって製造(製作)した半導体パッケージの構造例を、平面型外部接続

用端子9側から透視的に示す平面図であり、この構造例では大きさ7×7mmの基板7に、大きさ5×5mmの半導体チップ8を組合せた場合で、基板7は充填樹脂11の回り込みを考慮して各辺とも1mmの余裕をもたせてある。また、基板7の他主面に導出・配置された平面型の外部接続用端子9は、たとえばLGA(Land Grid Array)やBGA(Ball Grid Array)であり、ピンピッチ1mm、グリッド直径0.5mmの千鳥格子状にピンが配置され、さらにピン位置を示すため基板7の一つの角をカットしてある。そして、この構成を採った場合は、被接続部に半田が用いられていないので、半導体パッケージを基板などへ搭載・実装時に行われる半田リフローに対して、何の障害もなくなる。

【0033】なお、上記では回路基板として、樹脂系回路基板を用いた構成例を説明したが、本発明はこの例示に限定されるものではなく、発明の趣旨を逸脱しない範囲でいろいろの変形を探り得る。たとえばアルミナ系回路基板や塗化アルミ系回路基板など用いてもよく、また、その大きさなども搭載・実装する半導体チップの大きさなどによって選択される。また、半導体パッケージの識別マークなどは、半導体チップの露出面に印刷してもよい。

【0034】また、この構成によれば、基板7の厚さ0.2~0.25mm、半導体チップの厚さ0.25~0.3mm、基板7面と半導体チップとの間隙0.03mmとすると、全体としての厚さ0.5~0.6mmの半導体パッケージが実現できる。

【0035】

【発明の効果】上記説明から分かるように、本発明に係る半導体パッケージは、いわゆるモールド樹脂層を省略・排除したため、少なくともその分の薄形化・コンパクト化されながら、特性ないし機能面の信頼性も高いので、たとえばカード用の機能部品として好適するものといえる。特に、前記薄形化が可能なことは、一方では樹脂系基板の厚さや、搭載・実装するICチップなどの厚さの選択・設定範囲を拡大し得ることになり、用途に対応した特性ないし機能の調整を可能とするので、用途の拡大にも寄与するといえる。さらに、半導体チップと基板側との電気的な接続もワイヤボンディングでなされないため、実装効率の向上など図り得るし、加えて、回路的にもインダクタンスを低減できるので、信号の高速化なども図り得る。

【0036】さらに、従来の半導体チップをワイヤボンディング接続する場合は、電極パッドの位置が制約を受けるが、本発明の半導体パッケージの接続構成の場合は、半導体チップの電極パッドの設定位置を任意に選ぶことも可能である。そして、このことは半導体チップの設計概念を大きく変革させることになる。

【0037】また、本発明に係る半導体パッケージの製造方法によれば、上記したようにすぐれた機能を備えた半導体パッケージを歩留まりよく、かつ量産的に製造し

11

得るので、低コスト化などの点と相俟って実用上多くの利点をもたらすものといえる。なお、基板へ直接複数のチップを実装するCOB法およびフリップチップ実装は、前記指摘したように、バーンインの実施が不可能なため、それぞれのチップの信頼性の保証が困難であった。これに対して、本発明に係る半導体パッケージは樹脂封止後、バーンインを実施し得るので、基板などへ実装する場合、いわゆる不良品のリペア技術を用いることなく、信頼性の高い実装回路装置の構成が可能となる。つまり、本発明に係る半導体パッケージを搭載・実装することにより高い信頼性の保証が可能となり、結果的に歩留まり向上および製造コストの低減など図り得る。

【図面の簡単な説明】

【図1】本発明に係る半導体パッケージの要部構成例を示すもので、(a)は上面側の斜視図、(b)は下面側の斜視図。

【図2】本発明に係る半導体パッケージの製造工程における半導体モジュールの要部構成例を示す断面図。

【図3】本発明に係る半導体パッケージの要部構成例を示す断面図。

【図4】本発明に係る半導体パッケージの他の製造工程

12

における半導体モジュールの要部構成例を示すもので、(a)は基板一面に半導体チップを位置決め配置し加圧した状態の断面図、(b)は加圧した状態で樹脂を充填し、硬化させることにより製造された半導体パッケージの断面図。

【図5】本発明に係る半導体パッケージの他の製造工程における半導体モジュールの要部構成例を示すもので、

(a)は基板一面に半導体チップを位置決め配置し加圧した状態の断面図、(b)は加圧した状態で樹脂を充填した状態の断面図、(c)は製造された半導体パッケージの断面図。

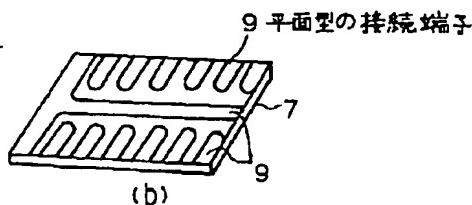
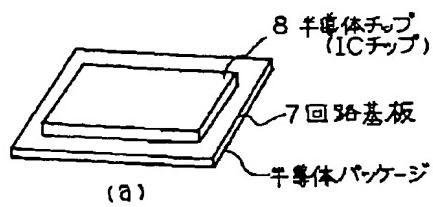
【図6】本発明に係る半導体パッケージの構成例を透視的に示す平面図。

【図7】従来の半導体パッケージの要部構成を示す断面図。

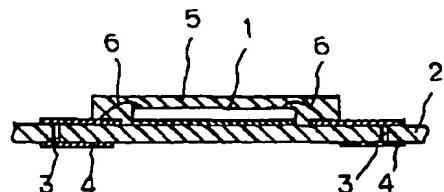
【符号の説明】

- | | |
|------------------|---------------|
| 1, 8…ICチップ | 2, 7…樹脂系回路基板 |
| 3, 10…スルホール | |
| 4, 9…平面型の外部接続用端子 | 5…モールド樹脂層 |
| 6…ボンディングワイヤ | 7a…接続部(接続パッド) |
| 8a…電極端子 | 8b…接続バンブ |
| 11…封止樹脂層 | |

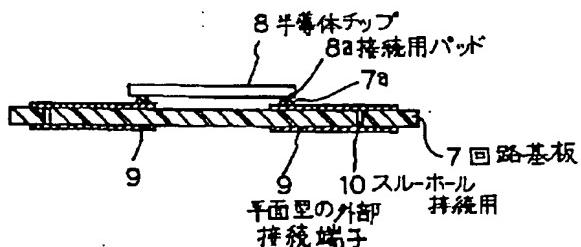
【図1】



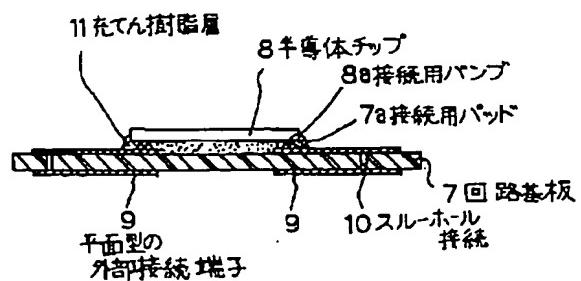
【図7】



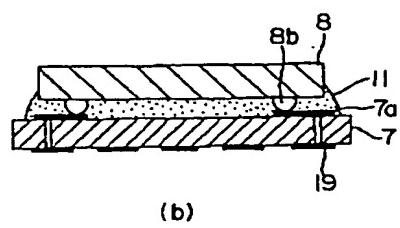
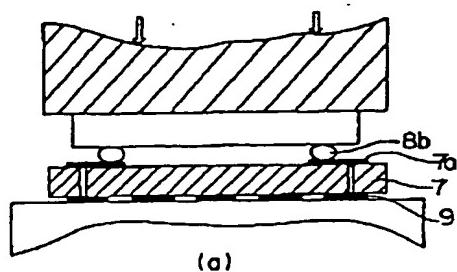
【図2】



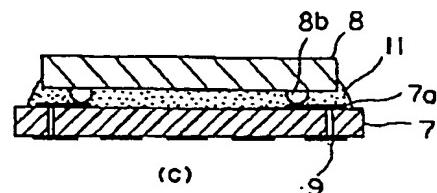
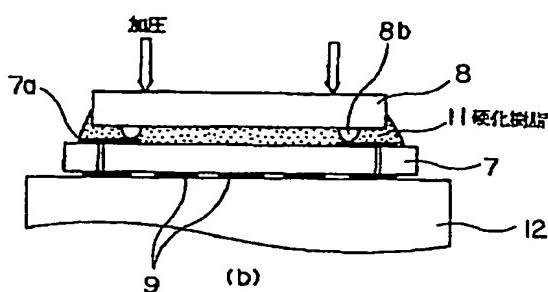
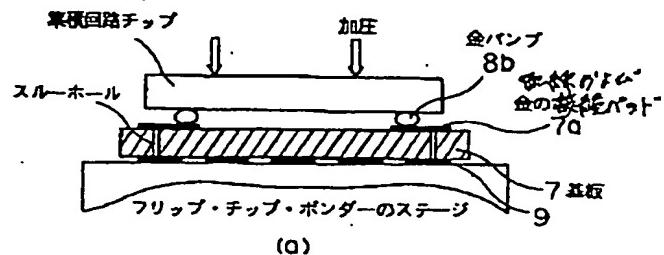
【図3】



【図4】



【図5】



【図6】

